

## 16 Расширенный контроллер прерываний и событий (EXTI)

Расширенный контроллер прерываний и событий (EXTI) управляет пробуждением отдельного ЦП и системы с помощью настраиваемых и прямых входов событий. Он предоставляет запросы на пробуждение для управления питанием и генерирует запрос на прерывание для ЦП NVIC и события для входа событий ЦП.

Для каждого ЦП требуется дополнительный блок генерации событий (EVG) для генерации сигнала события ЦП.

Запросы пробуждения EXTI позволяют пробуждать систему из режимов Stop и пробуждать ЦП из режимов CStop и CStandby.

Запрос на прерывание и генерация запроса на событие также могут использоваться в режимах Run.

### 16.1 Основные функции EXTI

Основные функции EXTI:

- Поддерживается 47 входных событий.
  - Большинство событийных входов позволяют вывести систему из спящего режима.
  - Некоторые события можно использовать только для генерации события пробуждения ЦП.
  - События, которые не имеют соответствующего флага пробуждения в периферийном устройстве, имеют флаг в EXTI и генерируют прерывание ЦП от EXTI.
- Входы асинхронных событий подразделяются на следующие две группы:
- Настраиваемые события (сигналы от входов/выходов или периферийных устройств, способные генерировать импульсы), с перечисленными ниже функциями:
    - Выбираемый активный фронт триггера
    - Бит регистра состояния ожидания прерывания
    - Индивидуальная маска генерации прерываний и событий, используемая для подготовки пробуждения ЦП, генерации прерываний и событий.
    - Возможность триггера SW
  - Прямые события (источники прерывания и пробуждения от периферийных устройств, имеющие соответствующий флаг, который необходимо сбросить в периферийном устройстве), с функциями, перечисленными ниже:
    - Фиксированный активный триггер нарастающего фронта
    - Нет бита регистра состояния ожидания прерывания в EXTI (Флаг состояния ожидания прерывания предоставляется периферийным устройством, генерирующим событие.)
    - Индивидуальная маска генерации прерываний и событий, используемая для кондиционирования пробуждения ЦП и генерации событий
    - Нет возможности программного запуска

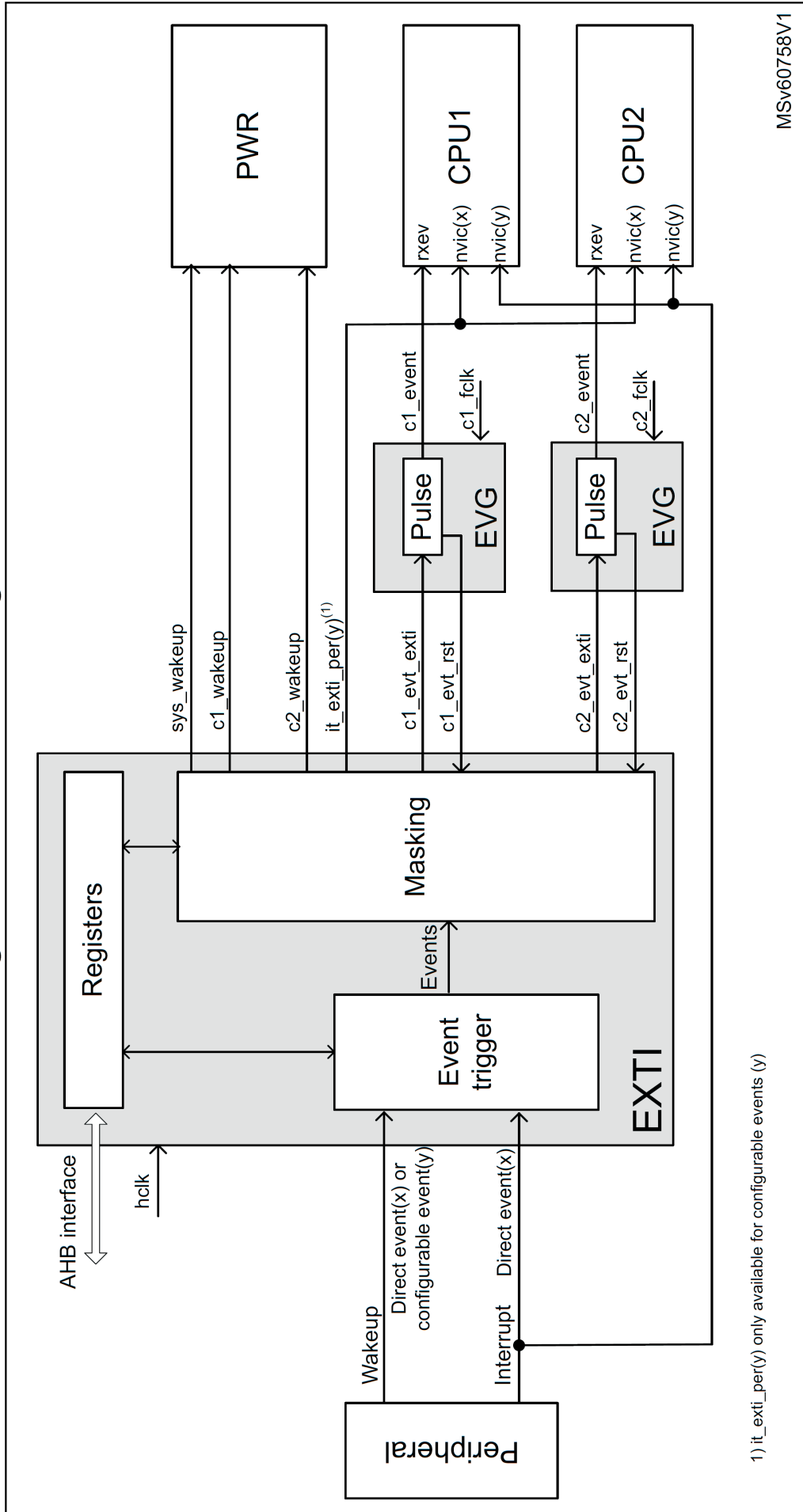
### 16.2 Блок-схема EXTI

EXTI состоит из блока регистров, доступ к которому осуществляется через интерфейс АНВ, блока триггера ввода события и блока маскирования, как показано на рисунке 54.

Блок регистров содержит все регистры EXTI.

Блок триггера входа события обеспечивает логику триггера фронта входа события.  
 Блок маскирования обеспечивает распределение ввода событий по различным вы-  
 ходам пробуждения, прерывания и событий, а также маскирование этих выходов.

Figure 54. EXTI block diagram



1) it\_exti\_per(y) only available for configurable events (y)

Табл. 91. Обзор контактов EXTI

Pin name	I/O	Description
AHB interface	I/O	Интерфейс регистровой шины EXTI
hclk	I	Часы шины AHB и системные часы EXTI
Configurable event(y)	I	Асинхронные события пробуждения от периферийных устройств, которые не имеют связанных прерываний и флагов в периферийных устройствах.
Direct event(x)	I	Синхронные и асинхронные события пробуждения от периферийных устройств, которые имеют связанные прерывания и флаги в периферийных устройствах.
it_exti_per (y)	O	Прерывания ЦП, связанные с конфигурируемым событием (y)
cn_evt_exti	O	Вывод конфиденциальных событий высокого уровня для CPUn, синхронный с hclk
cn_evt_rst	I	Вход асинхронного сброса для очистки cn_evt_exti
sys_wakeup	O	Асинхронный запрос пробуждения системы к PWR для ck_sys и hclk
cn_wakeup	O	Запрос пробуждения к PWR для CPUn, синхронный с hclk

Табл. 92. Обзор контактов EVG

Pin name	I/O	Description
cn_fclk	I	Часы свободного хода CPUn
cn_evt_in	I	Вход высокоуровневых конфиденциальных событий из EXTI, асинхронный с часами CPUn
cn_event	O	Импульс события, синхронный с часами CPUn
cn_evt_rst	O	Сигнал сброса события, синхронный с часами CPUn

### 16.3 Соединения EXTI между периферийными устройствами и ЦП

Периферийные устройства, способные генерировать события пробуждения или прерывания, когда система находится в режиме остановки, подключаются к EXTI.

Периферийные сигналы пробуждения, которые генерируют импульс или не имеют битов состояния прерывания на периферии, подключаются к конфигурируемому входу событий EXTI. Для этих событий EXTI предоставляет бит ожидания состояния, который необходимо сбросить. Прерывание EXTI, связанное с битом состояния, прерывает CPU.

Периферийные сигналы прерывания и пробуждения, которые имеют бит состояния в периферийном устройстве, который необходимо сбросить в периферийном устройстве, подключаются к входу прямого события EXTI. В EXTI нет бита ожидания статуса. Прерывание или пробуждение сбрасываются ЦП периферийного устройства. Это периферийное прерывание, которое напрямую прерывает ЦП.

Настраиваемые прерывания событий EXTI подключаются к NVIC ЦП.

Выделенное событие CPU EXTI/EVG подключается к входу CPU ghev.

Сигналы пробуждения ЦП EXTI подключены к блоку PWR и используются для пробуждения системных и подсистемных системных шин ЦП.

#### 16.3.1 Список прерываний пробуждения EXTI

Источники пробуждения перечислены в Таблица 93: Прерывания пробуждения.

Некоторые источники пробуждения могут генерировать событие для ЦП (см. столбец «Событие»).

Возможность источника пробуждения для пробуждения ЦП указана в столбце «Пробуждение».

Для обработки прерываний ЦП см. Раздел 15: Вложенный векторный контроллер прерываний (NVIC).

Таблица 93. Прерывания пробуждения

EXTI no	Acronym	Description	EXTI type	Event	Wakeup
0	EXTI[0]	EXTI line 0 from SYSCFG	Configurable	Yes	CPU1 and CPU2
1	EXTI[1]	EXTI line 1 from SYSCFG	Configurable	Yes	CPU1 and CPU2
2	EXTI[2]	EXTI line 2 from SYSCFG	Configurable	Yes	CPU1 and CPU2
3	EXTI[3]	EXTI line 3 from SYSCFG	Configurable	Yes	CPU1 and CPU2
4	EXTI[4]	EXTI line 4 from SYSCFG	Configurable	Yes	CPU1 and CPU2
5	EXTI[5]	EXTI line 5 from SYSCFG	Configurable	Yes	CPU1 and CPU2
6	EXTI[6]	EXTI line 6 from SYSCFG	Configurable	Yes	CPU1 and CPU2
7	EXTI[7]	EXTI line 7 from SYSCFG	Configurable	Yes	CPU1 and CPU2
8	EXTI[8]	EXTI line 8 from SYSCFG	Configurable	Yes	CPU1 and CPU2
9	EXTI[8]	EXTI line 9 from SYSCFG	Configurable	Yes	CPU1 and CPU2
10	EXTI[10]	EXTI line 10 from SYSCFG	Configurable	Yes	CPU1 and CPU2
11	EXTI[11]	EXTI line 11 from SYSCFG	Configurable	Yes	CPU1 and CPU2
12	EXTI[12]	EXTI line 12 from SYSCFG	Configurable	Yes	CPU1 and CPU2
13	EXTI[13]	EXTI line 13 from SYSCFG	Configurable	Yes	CPU1 and CPU2
14	EXTI[14]	EXTI line 14 from SYSCFG	Configurable	Yes	CPU1 and CPU2
15	EXTI[15]	EXTI line 15 from SYSCFG	Configurable	Yes	CPU1 and CPU2
16	PVD	PVD line	Configurable	No	CPU1 and CPU2
17	RTC_ALARM	RTC alarms A and B interrupt	Direct	Yes	CPU1 and CPU2
18	SSRU	RTC SSR underflow interrupt	Direct	Yes	CPU1 and CPU2
19	TAMP, RTC_STAMP, LSE_CSS	TAMP tamper interrupt RTC timestamp interrupt RCC LSECSS interrupt	Direct	Yes	CPU1 and CPU2
20	RTC_WKUP	RTC wakeup interrupt	Direct	Yes	CPU1 and CPU2
21	COMP1	COMP1 line	Configurable	Yes	CPU1 and CPU2
22	COMP2	COMP2 line	Configurable	Yes	CPU1 and CPU2
23	I2C1 wakeup	I2C1 wakeup	Direct	No	CPU1 and CPU2
24	I2C2 wakeup	I2C2 wakeup	Direct	No	CPU1 and CPU2
25	I2C3 wakeup	I2C3 wakeup	Direct	No	CPU1 and CPU2
26	USART1	USART1 wakeup	Direct	No	CPU1 and CPU2
27	USART2	USART2 wakeup	Direct	No	CPU1 and CPU2
28	LPUART1	LPUART1 wakeup	Direct	No	CPU1 and CPU2
29	LPTIM1 wakeup	LPtimer 1 wakeup	Direct	No	CPU1 and CPU2
30	LPTIM2 wakeup	LPtimer 2 wakeup	Direct	No	CPU1 and CPU2
31	LPTIM3 wakeup	LPtimer 3 wakeup	Direct	No	CPU1 and CPU2
32	Reserved	-	Direct	No	-
33	Reserved	-	Direct	No	-
34	PVM[3]	PVM[3] line	Configurable	No	CPU1 and CPU2

35	Reserved	-	Direct	No	-
36	IPCC CPU1 I	PCC CPU1 RX occupied and TX free interrupts	Direct	No	CPU1 <sup>(1)</sup>
37	IPCC CPU2	IPCC CPU2 RX occupied and TX free interrupts	Direct	No	CPU2 <sup>(2)</sup>
38	HSEM interrupt 0	Semaphore interrupt 0 with CPU1	Direct	No	CPU1 <sup>(1)</sup>
39	HSEM interrupt 1	Semaphore interrupt 1 with CPU2	Direct	No	CPU2 <sup>(2)</sup>
40	C2SEV	CPU2 SEV line	Configurable	Yes	CPU1 <sup>(3)</sup>
41	C1SEV	CPU1 SEV line	Configurable	Yes	CPU2 <sup>(4)</sup>
42	Flash	Flash ECC and global interrupts	Direct	No	CPU1 and CPU2
43	HSE32 CSS interrupt	RCC HSE32 CSS interrupt	Direct	No	CPU1 and CPU2
44	Radio IRQs	Radio IRQs interrupts	Direct	No	CPU1 and CPU2
45	Radio Busy	RFBUSY wakeup	Configurable	No	CPU1 and CPU2
46	CDBGPWRUPREQ	Debug power-up request wakeup	Direct	No	CPU1 and CPU2

1. Для правильной работы бит прямого события *EXTI EXTI\_C2IMRm.IMb* должен быть установлен в 0 до того, как CPU1 использует это прямое событие.

2. Для правильной работы бит прямого события *EXTI EXTI\_C1IMRm.IMb* должен быть установлен в 0 до того, как CPU2 использует это прямое событие.

3. Для правильной работы биты конфигурируемого события *EXTI EXTI\_C2IMRm.IMb* и *EXTI\_C2EMRm.Emb* должны быть установлены в 0 до того, как CPU1 использует это конфигурируемое событие.

4. Для правильной работы биты конфигурируемого события *EXTI EXTI\_C1IMRm.IMb* и *EXTI\_C1EMRm.Emb* должны быть установлены в 0 до того, как CPU2 использует это конфигурируемое событие.

## 16.4 Функциональное описание EXTI

В зависимости от типа входа события EXTI и целей пробуждения используются разные логические реализации. Применимые функции управляются битами регистра, как описано ниже:

- Включение фронта активного триггера

– путем выбора переднего фронта

Регистр выбора триггера нарастания EXTI (EXTI\_RTISR1)

Регистр выбора триггера нарастания EXTI (EXTI\_RTISR2)

– путем выбора заднего фронта

Регистр выбора триггера падения EXTI (EXTI\_FTISR1)

Регистр выбора триггера падения EXTI (EXTI\_FTISR2)

- Программный триггер

Регистр событий программного прерывания EXTI (EXTI\_SWIER1)

Регистр события программного прерывания EXTI (EXTI\_SWIER2)

- Флаг ожидания прерывания

Регистр ожидания EXTI (EXTI\_PR1)

Регистр ожидания EXTI (EXTI\_PR2)

- Пробуждение ЦП и разрешение прерываний

Регистр маски прерывания EXTI (EXTI\_CnIMR1)

Регистр маски прерывания EXTI (EXTI\_CnIMR2)



- Пробуждение ЦП и включение событий
- Регистр маски событий EXTI (EXTI\_CnEMR1)  
Регистр маски событий EXTI (EXTI\_CnEMR2)

Табл. 94. Конфигурации ввода событий EXTI и управление регистрами

Event input type	Logic implementation	EXTI_RTZR	EXTI_FTZR	EXTI_SWIER	EXTI_PR	EXTI_CnIMR	EXTI_CnEMR <sup>(1)</sup>
Configurable	Configurable event input wakeup logic	X	X	X	X	X	X
Direct	Direct event input wakeup logic	-	-	-	-	X	X

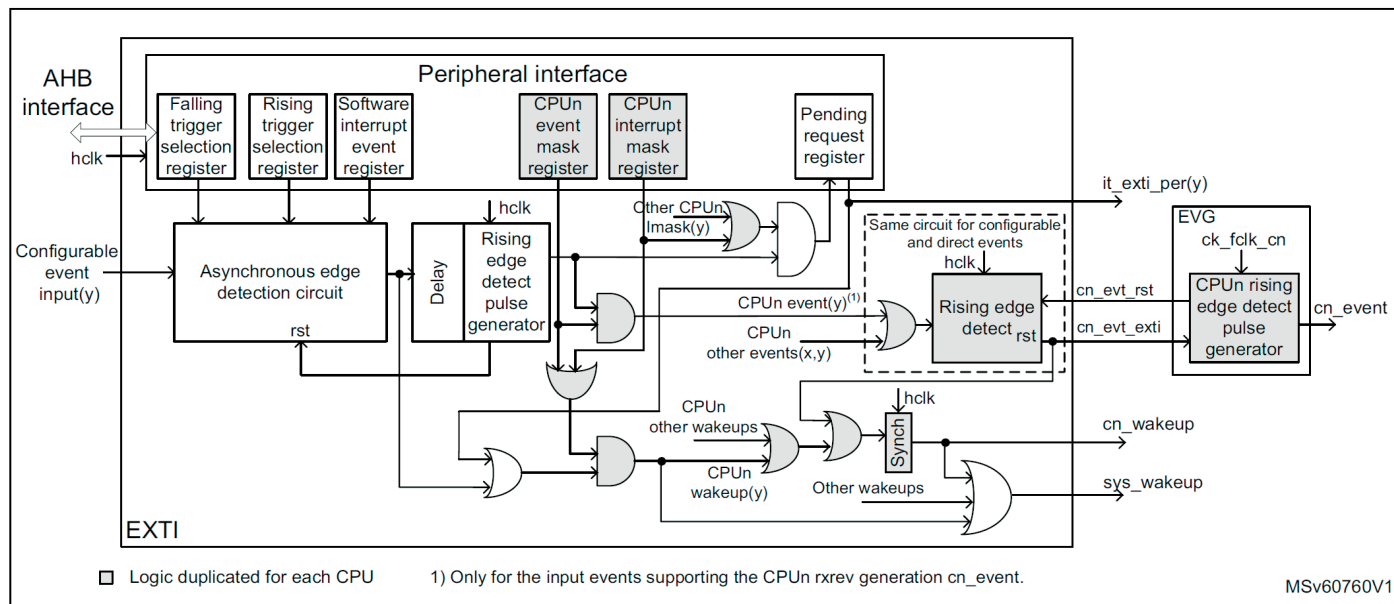
1. Только для входных событий с включенной конфигурацией «генерация rxev».

### 16.4.1 Настройка входа события пробуждения EXTI

Расширенная блок-схема прерывания/события для конфигурируемых событий показана на рисунке 55.

Настраиваемые события позволяют системе и ЦП пробуждаться из режимов сна и остановки, а также предоставляют флаг ожидания в EXTI.

Рис. 55. Настраиваемая логика триггера события Пробуждение ЦП



Регистр событий программного прерывания (software interrupt event register) позволяет программному обеспечению запускать настраиваемые события, записывая соответствующий бит регистра, независимо от настройки выбора фронта.

Регистры выбора нарастающего и спадающего фронтов (rising and falling edges selection registers) позволяют активировать конфигурируемый фронт триггера события (или оба фронта).

ЦП имеет свои специальные регистры маски прерывания и маски события (interrupt mask and event mask registers). Включенное событие позволяет генерировать событие на ЦП. Все события для ЦП объединяются вместе в один сигнал события ЦП. Регистр ожидания события (EXTI\_PR) не установлен для немаскированного события ЦП.

Настраиваемые события имеют уникальные регистры ожидающих прерывания запросов (interrupt pending request registers), совместно используемые ЦП. Регистр ожидания устанавливается только для немаскированного прерывания.

Каждое конфигурируемое событие обеспечивает общее прерывание для ЦП. Настраиваемые прерывания событий должны быть подтверждены программным обеспечением в регистре EXTI\_PR.

Когда разрешено прерывание ЦП или событие ЦП, схема асинхронного обнаружения фронта (asynchronous edge detection circuit) сбрасывается с помощью синхронизируемой задержки и генератора импульсов обнаружения нарастающего фронта. Это гарантирует, что часы EXTI hclk активизируются до того, как будет сброшена схема обнаружения асинхронного фронта.

*Примечание.* Обнаруженный ожидающий запрос прерывания по конфигурируемому событию может быть очищен ЦП. Система не может войти в режимы пониженного энергопотребления, пока активен запрос на прерывание.

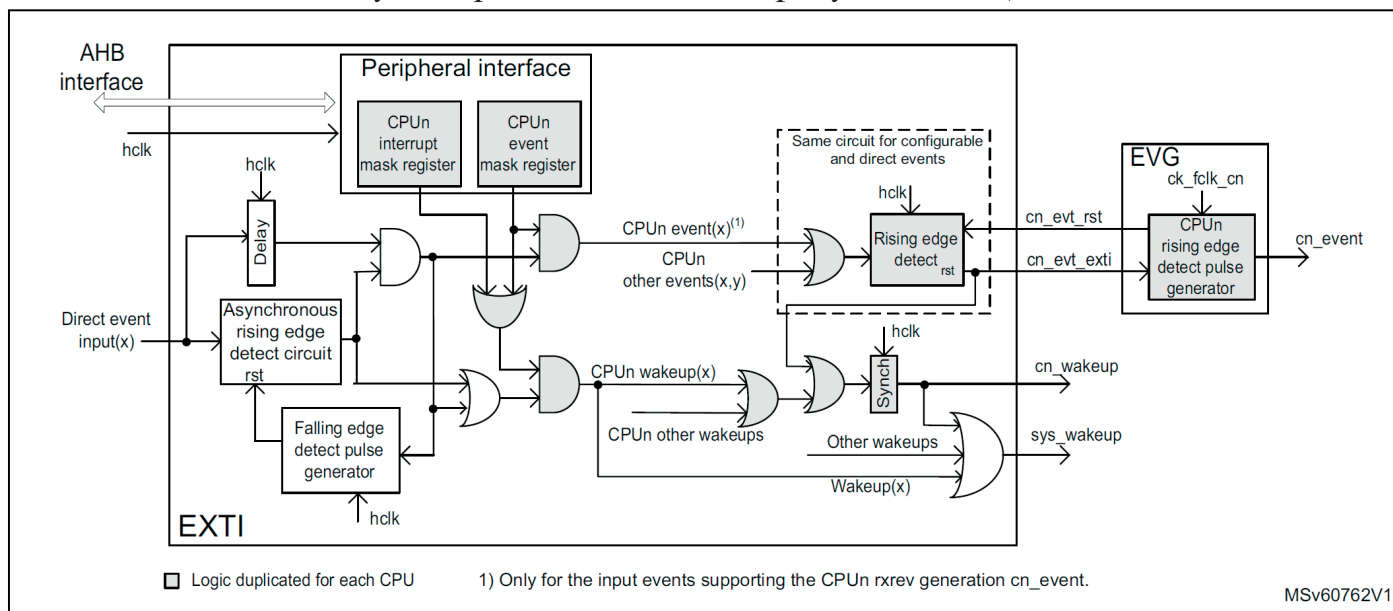
### 16.4.2 Прямой вход события пробуждения EXTI

Расширенная блок-схема прерывания/события для прямых событий показана на рисунке 56. Прямые события позволяют вывести систему и ЦП из режимов сна и остановки.

Прямые события не имеют связанного прерывания EXTI. EXTI только пробуждает часы системы и подсистемы ЦП и может генерировать событие пробуждения ЦП. Периферийное синхронное прерывание, связанное с событием прямого пробуждения, пробуждает ЦП. Прямое событие EXTI может генерировать событие ЦП.

Это событие ЦП пробуждает ЦП. Событие ЦП может произойти до того, как будет установлен соответствующий флаг прерывания периферийного устройства.

Рис. 56. Логика запуска прямого события Пробуждение ЦП



### 16.5 Функциональное поведение EXTI

Прямые входы событий включены в соответствующем периферийном устройстве, генерирующем событие пробуждения. Настраиваемые события включаются путем включения хотя бы одного из фронтов триггера.

Как только вход события включен, генерация пробуждения ЦП обусловлена маской прерывания ЦП и маской событий ЦП.

Табл. 95. Функциональность маскирования

CPU interrupt enable EXTI_CnIMRm.IMb	CPU event enable EXTI_CnEMRm.EMb	Configurable event inputs EXTI_PRm.PIFb	it_exti_per(y) <sup>(1)</sup>	CPUn event	CPUn wakeUp
0	0	No	Masked	Masked	Masked
	1	No	Masked	Yes	Yes
1	0	Status latched	Yes	Masked	Yes <sup>(2)</sup>
	1	Статус зафиксирован	Yes	Yes	Yes

1. Одно прерывание it\_exti\_per(y) поступает на оба ЦП. Если прерывание для CPUn не требуется, прерывание it\_exti\_per(y) должно быть замаскировано в CPUn NVIC.

2. Только если прерывание ЦП разрешено в EXTI\_CnIMRm.IMb.

Для настраиваемых входов событий, когда разрешенные фронты возникают на входе события, генерируется запрос события. Когда соответствующее прерывание it\_exti\_per(y) демаскируется, устанавливается соответствующий бит ожидания в EXTI\_PR, подсистема ЦП просыпается и активируется сигнал прерывания ЦП. Бит ожидания EXTI\_PR должен быть установлен программно в 1. Это сбрасывает прерывание it\_exti\_per(y).

Для прямых входов событий, если они включены в соответствующем периферийном устройстве, запрос события генерируется только по переднему фронту. В EXTI нет соответствующего бита ожидания процессора. Когда соответствующее прямое событие демаскируется в EXTI\_IM, пробуждается соответствующая подсистема ЦП. Процессор пробуждается (прерывается) периферийным синхронным прерыванием.

Событие ЦП должно быть демаскировано в EXTI\_EMR, чтобы сгенерировать событие. Когда разрешенные фронты возникают на входе события, генерируется импульс события ЦП. Нет бита ожидания события.

Для конфигурируемых входов событий запрос события может быть сгенерирован программой, установив в 1 соответствующий бит в регистре прерывания/события EXTI\_SWIER. Это позволяет генерировать нарастающий фронт события. Бит ожидания события фронта должен быть установлен в EXTI\_PR независимо от установки в EXTI\_RTZR.

## 16.6 EXTI registers