

14 Мультиплексор запросов DMA (DMAMUX)

14.1 Введение

Периферийное устройство указывает запрос на передачу DMA, устанавливая свой сигнал запроса DMA. Запрос DMA находится в состоянии ожидания до тех пор, пока он не будет обслужен контроллером DMA, который генерирует сигнал подтверждения DMA, и соответствующий сигнал запроса DMA не будет снят.

В этом документе набор управляющих сигналов, необходимых для протокола запроса/подтверждения DMA, явно не показан и не описан, и он упоминается как строка запроса DMA.

Мультиплексор запросов DMAMUX позволяет маршрутизировать линию запросов DMA между периферийными устройствами и контроллерами DMA продукта. Функция маршрутизации обеспечивается программируемым многоканальным мультиплексором линии запроса DMA. Каждый канал выбирает уникальную строку запроса DMA безусловно или синхронно с событиями из входов синхронизации DMAMUX. DMAMUX также может использоваться в качестве генератора запросов DMA из программируемых событий на его входных триггерных сигналах.

Количество экземпляров DMAMUX и их основные характеристики указаны в Разделе 14.3.1.

Назначение входов мультиплексора запросов DMAMUX линиям запросов DMA от периферийных устройств и выходам генератора запросов DMAMUX, назначение выходов мультиплексора запросов DMAMUX каналам контроллера DMA, а также назначение синхронизаций DMAMUX и входов триггеров внутренним и внешним сигналам зависит от реализации продукта и подробно описаны в Разделе 14.3.2.

14.2 Основные возможности DMAMUX

- 14-канальный программируемый мультиплексор линии запроса прямого доступа к памяти
 - 4-канальный генератор запросов DMA
 - 21 триггерный вход для генератора запросов прямого доступа к памяти
 - 21 вход синхронизации
 - На канал генератора запросов DMA:
 - Селектор входа триггера запроса DMA
 - Счетчик запросов прямого доступа к памяти
 - Флаг переполнения события для выбранного входного триггера запроса DMA
 - Выход канала мультиплексора линии запроса DMA:
 - 38 входных линий запроса прямого доступа к памяти от периферийных устройств
 - Выход одной линии запроса DMA
 - Селектор входа синхронизации
 - Счетчик запросов прямого доступа к памяти
 - Флаг переполнения события для выбранного входа синхронизации
 - Один выход события для цепочки запросов DMA
 - Поддержка безопасности:

- Поддержка безопасных и незащищенных передач DMA по протоколу АНВ независимо на уровне канала.
- Защищенный ведомый порт АНВ, защищающий любой защищенный ресурс (регистр, поле регистра) от незащищенного программного доступа, с настраиваемым событием прерывания.
- Два защищенных и незащищенных запроса на прерывание, исходящие от любого из соответственно защищенных и незащищенных каналов. Каждое событие канала вызывается любым из двух входных событий DMAMUX: триггер или переполнение синхронизации, связанное с безопасным и незащищенным каналами соответственно.
 - Привилегированная/непривилегированная поддержка:
 - Поддержка привилегированных и непривилегированных передач DMA независимо друг от друга на уровне канала.
 - Ведомый порт АНВ с поддержкой привилегий.

14.3 Реализация DMAMUX

14.3.1 Создание экземпляра DMAMUX1

DMAMUX1 создан с параметрами конфигурации оборудования, перечисленными в следующей таблице.

Табл. 82. Создание экземпляра DMAMUX

Особенность	DMAMUX1
Количество каналов запроса вывода DMAMUX	14
Количество каналов генератора запросов DMAMUX	4
Количество триггерных входов запроса DMAMUX	21
Количество входов синхронизации DMAMUX	21
Количество входов запроса периферийных устройств DMAMUX	38
Поддержка безопасности DMAMUX	Yes

14.3.2 Отображение DMAMUX1

Сопоставление ресурсов с DMAMUX1 является аппаратным.

DMAMUX1 используется с DMA1 и DMA2.

- Каналы DMAMUX1 с 0 по 6 подключены к каналам DMA1 с 1 по 7.
- Каналы DMAMUX1 с 7 по 13 подключены к каналам DMA2 с 1 по 7.

Табл. 83. DMAMUX1: назначение входов мультиплексора ресурсам

DMA request MUX input	Resource	DMA request MUX input	Resource	DMA request MUX input	Resource
1	dmamux_req_gen0	22	LPUART1_TX	43	Reserved
2	dmamux_req_gen1	23	TIM1_CH1	44	Reserved
3	dmamux_req_gen2	24	TIM1_CH2	45	Reserved
4	dmamux_req_gen3	25	TIM1_CH3	46	Reserved
5	ADC	26	TIM1_CH4	47	Reserved
6	DAC_OUT1	27	TIM1_UP	48	Reserved
7	SPI1_RX	28	TIM1_TRIG	49	Reserved

8	SPI1_TX	29	TIM1_COM	50	Reserved
9	SPI2_RX	30	TIM2_CH1	51	Reserved
10	SPI2_TX	31	TIM2_CH2	52	Reserved
11	I2C1_RX	32	TIM2_CH3	53	Reserved
12	I2C1_TX	33	TIM2_CH4	54	Reserved
13	I2C2_RX	34	TIM2_UP	55	Reserved
14	I2C2_TX	35	TIM16_CH1	56	Reserved
15	I2C3_RX	36	TIM16_UP	57	Reserved
16	I2C3_TX	37	TIM17_CH1	58	Reserved
17	USART1_RX	38	TIM17_UP	59	Reserved
18	USART1_TX	39	AES_IN	60	Reserved
19	USART2_RX	40	AES_OUT	61	Reserved
20	USART2_TX	41	SUBGHZSPI_RX	62	Reserved
21	LPUART1_RX	42	SUBGHZSPI_TX	63	Reserved

Табл. 84. DMAMUX1: назначение триггерных входов ресурсов

Trigger input	Resource	Trigger input	Resource
0	EXTI LINE0	16	dmamux_evt0
1	EXTI LINE1	17	dmamux_evt1
2	EXTI LINE2	18	LPTIM1_OUT
3	EXTI LINE3	19	LPTIM2_OUT
4	EXTI LINE4	20	LPTIM3_OUT
5	EXTI LINE5	21	Reserved
6	EXTI LINE6	22	Reserved
7	EXTI LINE7	23	Reserved
8	EXTI LINE8	24	Reserved
9	EXTI LINE9	25	Reserved
10	EXTI LINE10	26	Reserved
11	EXTI LINE11	27	Reserved
12	EXTI LINE12	28	Reserved
13	EXTI LINE13	29	Reserved
14	EXTI LINE14	30	Reserved
15	EXTI LINE15	31	Reserved

Табл. 85. DMAMUX1: назначение входов синхронизации ресурсов

Sync. input	Resource	Sync. input	Resource
0	EXTI LINE0	16	dmamux_evt0
1	EXTI LINE1	17	dmamux_evt1
2	EXTI LINE2	18	LPTIM1_OUT
3	EXTI LINE3	19	LPTIM2_OUT

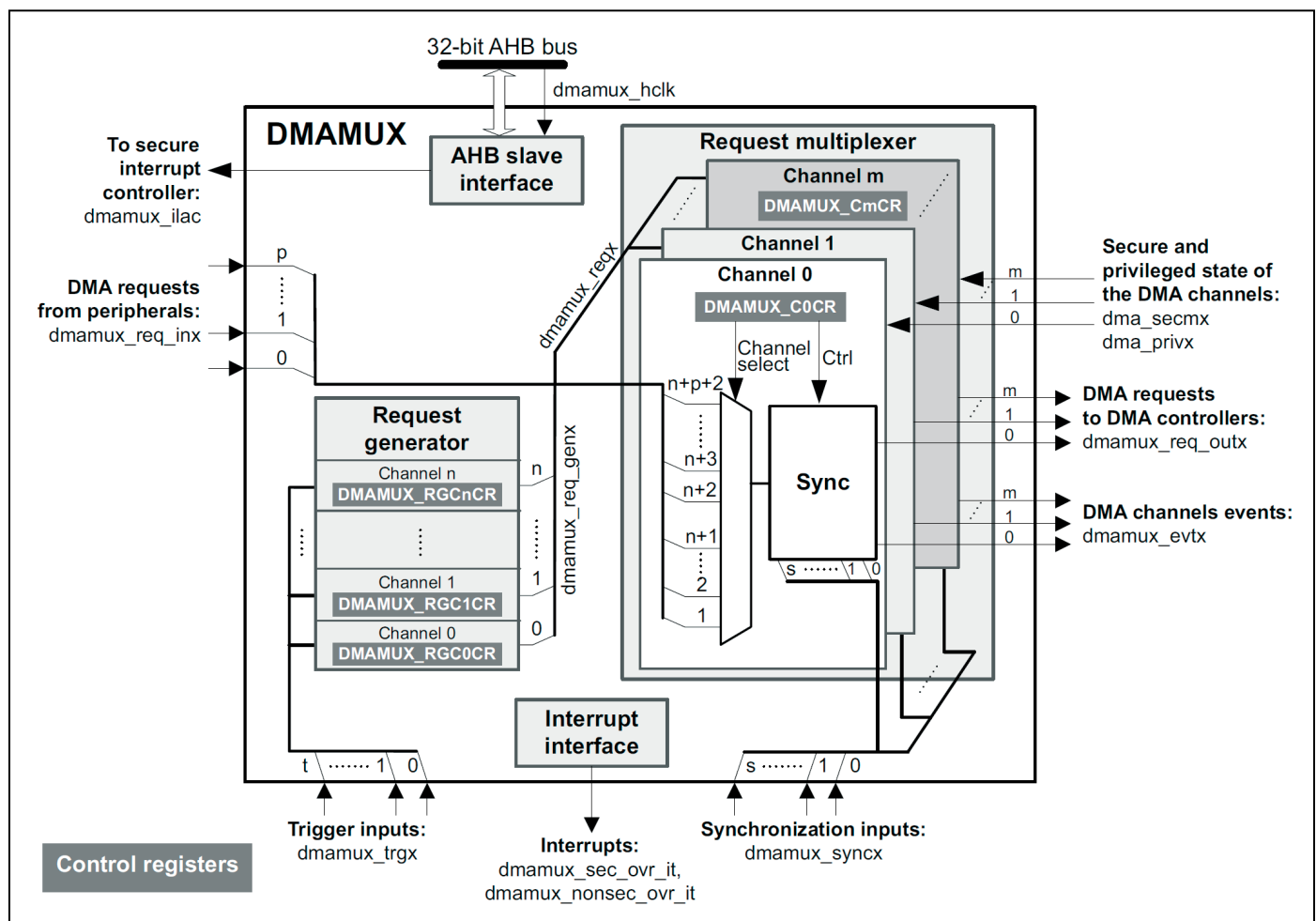
4	EXTI LINE4	20	LPTIM3_OUT
5	EXTI LINE5	21	Reserved
6	EXTI LINE6	22	Reserved
7	EXTI LINE7	23	Reserved
8	EXTI LINE8	24	Reserved
9	EXTI LINE9	25	Reserved
10	EXTI LINE10	26	Reserved
11	EXTI LINE11	27	Reserved
12	EXTI LINE12	28	Reserved
13	EXTI LINE13	29	Reserved
14	EXTI LINE14	30	Reserved
15	EXTI LINE15	31	Reserved

14.4 Функциональное описание DMAMUX

14.4.1 Блок-схема DMAMUX

На рисунке 50 показана блок-схема DMAMUX.

Рисунок 50. Блок-схема DMAMUX



DMAMUX имеет два основных подблока: мультиплексор линии запроса и генератор строки запроса.

Реализация назначает:

- Входы субблока мультиплексора запросов DMAMUX (dmamux_reqx) от периферийных устройств (dmamux_req_inx) и каналов субблока генератора запросов DMAMUX (dmamux_req_genx)
- Запрос DMAMUX выводится на каналы контроллеров DMA (dmamux_req_outx)
- Внутренние или внешние сигналы на триггерные входы запроса DMA (dmamux_trgx)
- Внутренние или внешние сигналы на входы синхронизации (dmamux_syncx)

14.4.2 Сигналы DMAMUX

В таблице 86 перечислены сигналы DMAMUX.

Таблица 86. Сигналы DMAMUX

Название сигнала	Описание
dmamux_hclk	Часы DMAMUX AHB
dmamux_req_inx	DMAMUX DMA запрос линейных входов от периферийных устройств
dmamux_trgx	Запрос DMAMUX DMA запускает входы (для запроса подблока генератора)
dmamux_req_genx	Выходы каналов подблока генератора запросов DMAMUX
dmamux_reqx	Входы подблока мультиплексора запроса DMAMUX (от периферийных запросов и каналов генератора запросов)
dmamux_syncx	Входы синхронизации DMAMUX (для запроса подблока мультиплексора)
dmamux_req_outx	DMAMUX запрашивает выходные данные (для контроллеров DMA)
dma_secmx	Безопасный режим каждого канала запроса контроллера DMA
dma_privx	Привилегированный режим каждого канала запроса контроллера DMA
dmamux_evtx	Выходы событий DMAMUX
dmamux_non_sec_ovr_it	Небезопасные прерывания переполнения DMAMUX
dmamux_sec_ovr_it	DMAMUX безопасные прерывания переполнения
dmamux_illegal_access_it	Выход несанкционированного доступа безопасности DMAMUX (для защиты контроллера прерываний)

14.4.3 Каналы DMAMUX

Канал DMAMUX — это канал мультиплексора запросов DMAMUX, который может включать в себя, в зависимости от выбранного входа мультиплексора запросов, дополнительный канал генератора запросов DMAMUX.

Канал мультиплексора запросов DMAMUX подключен и выделен одному единственному каналу контроллера(ов) DMA.

Процедура настройки канала

Следуйте приведенной ниже последовательности, чтобы настроить как канал DMAMUX *x*, так и соответствующий канал DMA *y*:

1. Установите безопасный или незащищенный канал DMA *x* с помощью безопасного доступа на запись к биту безопасного управления регистра конфигурации канала DMA *x* и установите привилегированный или непривилегированный канал DMA *x* с помощью привилегированного доступа на запись к привилегированному управлению. бит регистра конфигурации канала DMA *x*.

2. Установите и настройте полностью канал DMA *x*, за исключением включения канала *x*.

3. Установите и полностью настройте соответствующий канал DMAMUX.

4. Наконец, активируйте канал DMA *x*, установив бит EN в регистре канала DMA *x*.

1. Установите и полностью настройте канал DMA *y*, за исключением включения канала *y*.

2. Установите и полностью настройте соответствующий канал DMAMUX.

3. Наконец, активируйте канал DMA *y*, установив бит EN в регистре канала DMA *y*.

Примечание редактора: Я похвалил себе поменять в первых четырех пунктах канал *y* на канал *x*.

14.4.4 Защищенные/незащищенные каналы DMAMUX

DMAMUX — это защищенное периферийное устройство, разделяющее все свои ресурсы таким образом, чтобы они существовали в одном из двух миров: безопасном мире и нормальном/небезопасном мире в любой момент времени.

Безопасность DMAMUX контролируется программным обеспечением на уровне канала. Любой канал DMAMUX находится в безопасном или незащищенном состоянии в соответствии с битом безопасного регистра соответствующего канала контроллера(ов) DMA.

Примечание. Канал контроллера (ов) DMA должен быть сначала настроен как безопасный или незащищенный, прежде чем настраивать подключенный канал DMAMUX.

Примечание. Защищенное программное обеспечение может получить доступ к любому регистру DMAMUX, как к защищенному, так и к незащищенному. Незащищенное программное обеспечение имеет доступ только к незащищенным регистрам DMAMUX или незащищенным полям регистров.

Защищенный доступ на чтение/запись представляет собой транзакцию чтения/записи на подчиненном устройстве АНВ с сигналом HNONSEC = 0 (в тактовом цикле выборки адреса). Напротив, незащищенный доступ на чтение/запись представляет собой транзакцию чтения/записи на подчиненном устройстве АНВ с сигналом HNONSEC = 1. Когда канал сконфигурирован в безопасном режиме, поля его регистра конфигурации становятся защищенными ресурсами, что означает, что:

- Незащищенный доступ для чтения к полю (защищенный регистр) принудительно возвращает 0.
- Незащищенный доступ для записи к полю (защищенный регистр) не влияет. Кроме того, сигнал недопустимого доступа генерируется в виде импульса для безопасного контроллера прерываний, когда незащищенное программное обеспечение пытается получить доступ к защищенному регистру DMAMUX:

- DMAMUX_CxCR, если канал x мультиплексора запросов защищен.
- DMAMUX_RGxCR, если канал x генератора запросов защищен.

Примечание. Сигнал безопасного незаконного доступа никогда не выдается при незащищенном доступе к глобальному статусу прерывания и очистке регистров, даже несмотря на то, что все каналы DMAMUX установлены как безопасные.

14.4.5 Привилегированные/непривилегированные каналы DMAMUX

DMAMUX знает о привилегированном или непривилегированном состоянии данного канала, подключенного к DMA, и соответственно управляет запрошенным DMAMUX каналом.

Примечание. Канал контроллера (ов) DMA должен быть сначала настроен как привилегированный или непривилегированный, прежде чем настраивать подключенный канал DMAMUX.

Примечание. Привилегированное программное обеспечение может получить доступ к любому регистру DMAMUX, привилегированному или непривилегированному. Непривилегированное программное обеспечение имеет доступ только к непривилегированным регистрам DMAMUX или полям регистров.

Когда привилегированное программное обеспечение настраивает канал DMA x либо как привилегированное, непривилегированное программное обеспечение не может получить доступ (запись игнорируется, чтение возвращает ноль) к соответствующим регистрам канала DMAMUX или полям регистров.

14.4.6 Мультиплексор линии запроса DMAMUX

Мультиплексор запросов DMAMUX с несколькими каналами обеспечивает фактическую маршрутизацию управляющих сигналов запроса/подтверждения DMA, называемых линиями запроса DMA.

Каждая линия запроса DMA подключается параллельно ко всем каналам мультиплексора линии запроса DMAMUX.

Запрос DMA исходит либо от периферийных устройств, либо от генератора запросов DMAMUX.

Канал x мультиплексора линии запроса DMAMUX выбирает номер линии запроса DMA, настроенный полем DMAREQ_ID в регистре DMAMUX_CxCR.

Примечание. Значение null в поле DMAREQ_ID соответствует тому, что строка запроса DMA не выбрана.

Предупреждение: Один и тот же ненулевой DMAREQ_ID не должен быть запрограммирован для разных x и y каналов мультиплексора запросов DMAMUX (через DMAMUX_CxCR и DMAMUX_CyCR), за исключением случаев, когда приложение гарантирует, что два подключенных канала DMA не активны одновременно.

Помимо выбора запроса DMA, при необходимости можно настроить и включить режим синхронизации и/или генерацию событий.

Режим синхронизации и генерация событий канала

Каждый канал мультиплексора строки запроса DMAMUX x может быть индивидуально синхронизирован путем установки бита разрешения синхронизации (SE) в регистре DMAMUX_CxCR.

DMAMUX имеет несколько входов синхронизации. Входы синхронизации подключены параллельно ко всем каналам мультиплексора запросов.

Вход синхронизации выбирается через поле SYNC_ID в регистре DMAMUX_CxCR данного канала *x*.

Когда канал находится в этом режиме синхронизации, выбранная входная строка запроса DMA распространяется на выход канала мультиплексора после обнаружения программируемого нарастающего/спадающего фронта на выбранном входном сигнале синхронизации через поле SPOL[1:0] регистра DMAMUX_CxCR.

Кроме того, внутри мультиплексора запросов DMAMUX имеется программируемый счетчик запросов DMA, который можно использовать для генерации выходных данных запроса канала, а также, возможно, для генерации событий. Генерация событий на выходе канала *x* включается через бит EGE (разрешение генерации событий) регистра DMAMUX_CxCR.

Как показано на рисунке 52, при обнаружении фронта на входе синхронизации ожидающая выбранная линия запроса DMA на входе подключается к выходу *x* канала мультиплексора DMAMUX.

Примечание. Если событие синхронизации происходит при отсутствии ожидающей выбранной строки запроса ввода DMA, оно отбрасывается. Следующие заявленные входные строки запроса не подключаются к выходу канала мультиплексора DMAMUX, пока снова не произойдет событие синхронизации.

С этого момента каждый раз, когда подключенный запрос DMAMUX обслуживается контроллером DMA (обслуживаемый запрос отменяется), счетчик запросов DMAMUX уменьшается. При его опустошении счетчик запросов DMA автоматически загружается со значением в поле NBREQ регистра DMAMUX_CxCR, и входная линия запроса DMA отключается от выхода *x* канала мультиплексора.

Таким образом, количество запросов DMA, переданных на выход канала *x* мультиплексора после обнаружения события синхронизации, равно значению в поле NBREQ плюс один.

Примечание. Значение поля NBREQ должно записываться программным обеспечением только в том случае, если бит SE разрешения синхронизации и бит EGE разрешения генерации события соответствующего канала мультиплексора *x* отключены.

Если EGE включен, канал мультиплексора генерирует событие канала в виде импульса одного тактового цикла АНВ, когда его счетчик запросов DMA автоматически перезагружается значением запрограммированного поля NBREQ, как показано на рисунках 51 и 52.

Примечание. Если EGE включен и NBREQ = 0, событие генерируется после каждого обслуживаемого запроса DMA.

Примечание. Событие синхронизации (фронт) обнаруживается, если состояние, следующее за фронтом, остается стабильным в течение более двух тактов АНВ.

При записи в регистр DMAMUX_CxCR события синхронизации маскируются в течение трех тактов АНВ.

Переполнение и прерывание синхронизации

Если новое событие синхронизации происходит до опустошения счетчика запросов (внутренний счетчик запросов, запрограммированный через поле NBREQ регистра DMAMUX_CxCR), в регистре состояния DMAMUX_CSR устанавливается флаг переполнения синхронизации SOF_x.

Рисунок 51. Режим синхронизации канала мультиплексора линии запроса DMAMUX

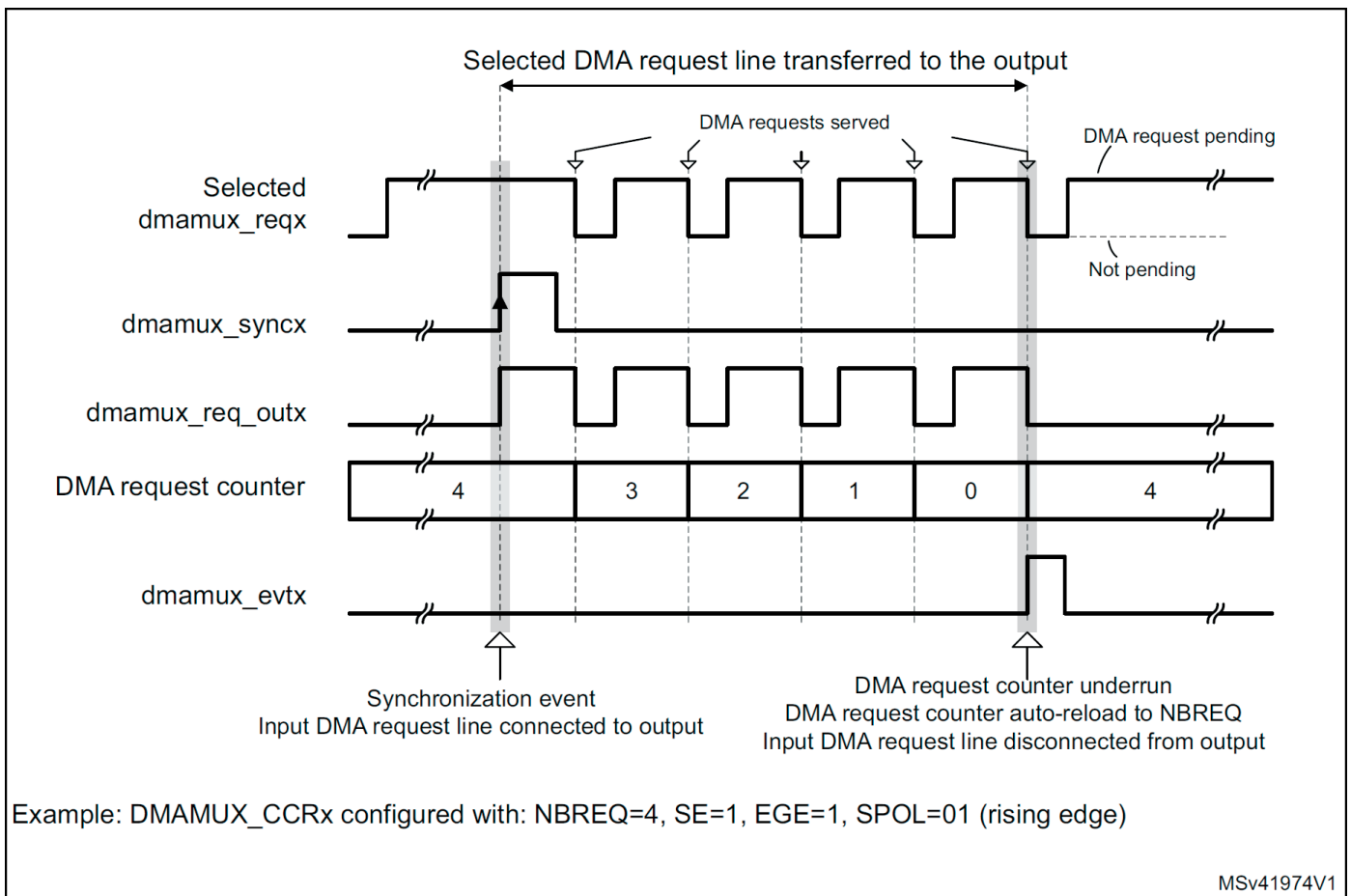
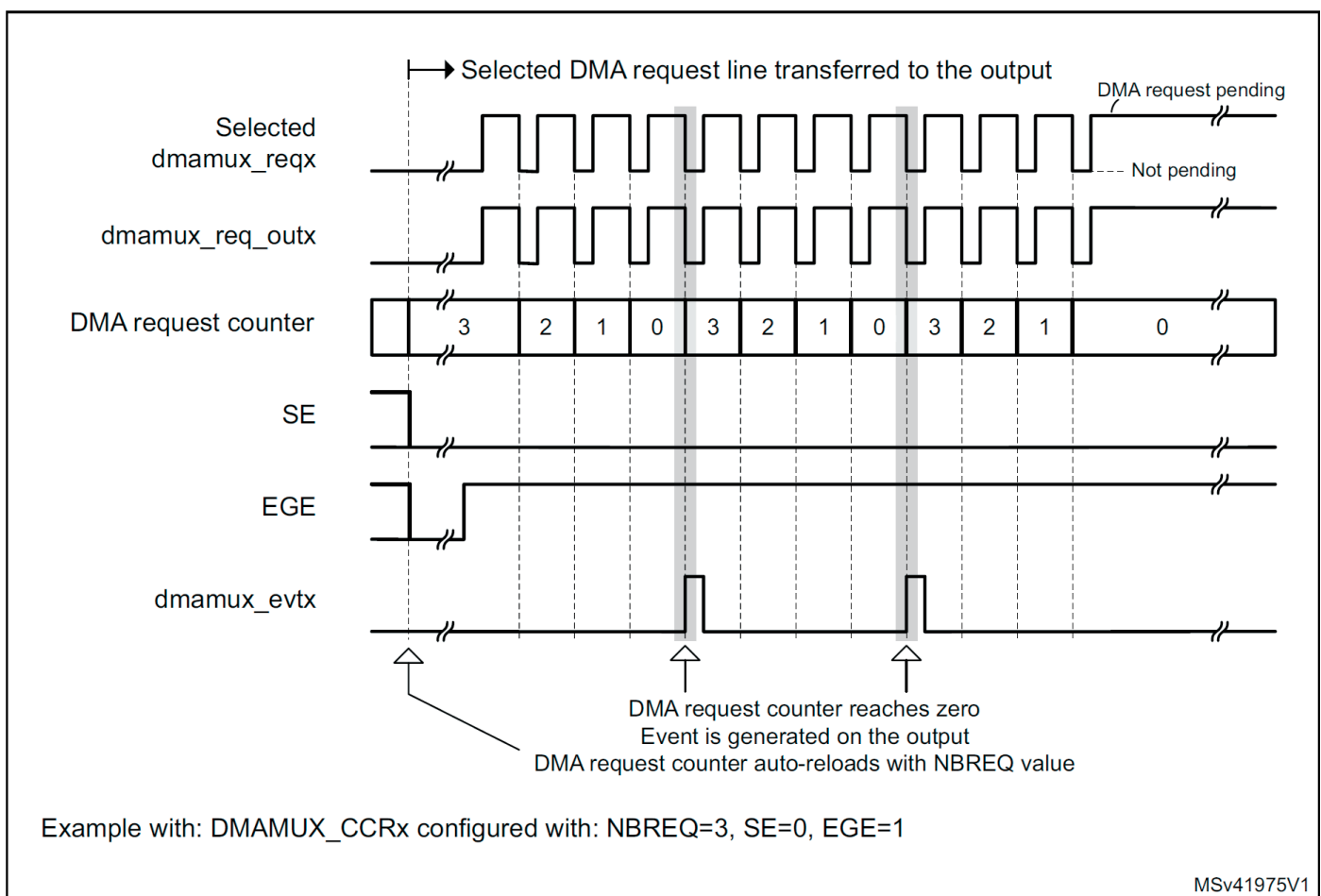


Рисунок 52. Генерация события канала мультиплексора линии запроса DMA



Примечание. Синхронизация канала x мультиплексора запроса должна быть отключена ($DMAMUX_CxCR.SE = 0$) по завершении использования соответствующего канала контроллера DMA. В противном случае при обнаружении нового события синхронизации происходит переполнение синхронизации из-за отсутствия подтверждения прямого доступа к памяти (то есть не обслуженного запроса), полученного от контроллера прямого доступа к памяти.

Флаг переполнения $SOFx$ сбрасывается установкой соответствующего бита флага переполнения очистки синхронизации $CSOFx$ в регистре $DMAMUX_CFRDMAMUX_CCFR$.

Установка флага переполнения синхронизации генерирует прерывание, если в регистре $DMAMUX_CxCR$ установлен бит разрешения прерывания переполнения синхронизации $SOIE$.

14.4.7 Генератор запросов DMAMUX

Генератор запросов DMAMUX создает запросы DMA вслед за триггерными событиями на входах триггера запроса DMA.

Генератор запросов DMAMUX имеет несколько каналов. Триггерные входы запроса DMA подключены параллельно ко всем каналам.

Выходы каналов генератора запросов DMAMUX являются входами мультиплексора линий запросов DMAMUX.

Каждый канал x генератора запросов DMAMUX имеет бит разрешения GE (разрешение генератора) в соответствующем регистре $DMAMUX_RGxCR$.

Вход триггера запроса DMA для канала x генератора запросов DMAMUX выбирается через поле SIG_ID (идентификатор триггерного сигнала) в соответствующем регистре $DMAMUX_RGxCR$.

Триггерными событиями на триггерном входе запроса DMA могут быть нарастающий фронт, спадающий фронт или любой из фронтов. Активный фронт выбирается через поле $GPOL$ (полярность генератора) в соответствующем регистре $DMAMUX_RGxCR$.

По событию триггера соответствующий канал генератора начинает генерировать запросы DMA на своем выходе. Каждый раз, когда сгенерированный DMAMUX запрос обслуживается подключенным контроллером DMA (обслуживаемый запрос отменяется), встроенный (внутри генератора запросов DMAMUX) счетчик запросов DMA уменьшается. При недогрузке канал генератора запросов перестает генерировать запросы DMA, а счетчик запросов DMA автоматически перезагружается до своего запрограммированного значения при следующем событии триггера.

Таким образом, количество запросов DMA, сгенерированных после триггерного события, равно $GNBREQ + 1$.

Примечание. Значение поля $GNBREQ$ должно записываться программным обеспечением только в том случае, если бит разрешения GE соответствующего канала генератора x отключен.

Аппаратной защиты от записи нет.

Триггерное событие (фронт) обнаруживается, если состояние, следующее за фронтом, остается стабильным более двух тактов АНВ.

При записи в регистр $DMAMUX_RGxCR$ триггерные события маскируются в течение трех тактов АНВ.

Переполнение триггера и прерывание

Если новое событие триггера запроса DMA происходит до опустошения счетчика генератора запросов DMAMUX (внутренний счетчик, запрограммированный через поле GNBREQ регистра DMAMUX_RGxCR), и если канал x генератора запросов был включен через GE, то бит флага переполнения события триггера запроса OFx устанавливается аппаратно в регистре состояния DMAMUX_RGSR.

Примечание. Канал x генератора запросов должен быть отключен (DMAMUX_RGxCR.GE = 0) по завершении использования соответствующего канала контроллера DMA. В противном случае при новом обнаруженном событии триггера происходит переполнение триггера из-за отсутствия подтверждения (то есть не обслуженного запроса), полученного от прямого доступа к памяти.

Флаг переполнения OFx сбрасывается установкой соответствующего бита сброса флага переполнения COFx в регистре DMAMUX_RGCFR.

Установка флага переполнения триггера запроса DMAMUX генерирует прерывание, если бит разрешения прерывания переполнения триггера запроса DMA установлен в регистре DMAMUX_RGxCR.

14.5 Прерывания DMAMUX

Прерывание может быть сгенерировано при:

- переполнение события синхронизации в каждом канале мультиплексора строки запроса DMA
- переполнение триггерного события в каждом канале генератора запросов DMA

Для каждого случая доступны отдельные биты разрешения прерывания, состояния и сброса флага для каждого канала. Как следствие, существуют смешанные битовые поля безопасного и незащищенного состояния и сброса флага внутри одного и того же регистра прерывания глобального состояния и сброса флага, в зависимости от безопасности рассматриваемого канала DMAMUX.

В зависимости от безопасности канала DMAMUX могут генерироваться два разных защищенных и незащищенных сигнала прерывания.

Таблица 87. Прерывания DMAMUX

Interrupt signal	Interrupt event	Event flag	Clear bit	Enable bit
dmamux_nonsec_ovr_it	Переполнение события синхронизации на незащищенном канале x мультиплексора линии запросов DMAMUX	SOFx	CSOFx	SOIE
	Переполнение триггерного события на незащищенном канале x генератора запросов DMAMUX	OFx	COFx	OIE
dmamux_sec_ovr_it	Переполнение события синхронизации на безопасном канале x мультиплексора линии запросов DMAMUX	SOFx	CSOFx	SOIE
	Инициировать переполнение события на безопасном канале x генератора запросов DMAMUX	OFx	COFx	OIE

14.6 Регистры DMAMUX

Базовый адрес DMAMUX см. в таблице, содержащей адреса границ регистров. Доступ к регистрам DMAMUX можно получить по (8-битному) байту, (16-битному) полуслову или (32-битному) слову. Адрес должен соответствовать размеру данных.

14.6.1 Регистр конфигурации канала мультиплексора строки запроса DMAMUX x (DMAMUX_CxCR)

Смещение адреса: $0x000 + 0x04 * x$ ($x =$ от 0 до 13)

Значение сброса: 0x0000 0000

Этот регистр должен быть записан незащищенной или защищенной записью в соответствии с безопасным режимом рассматриваемого канала мультиплексора строки запроса DMAMUX x , в зависимости от бита безопасного режима канала у подключенного контроллера DMA. Это предполагает, что выход канала x DMAMUX подключен к каналу y DMA (обратитесь к разделу реализации отображения DMAMUX).

Доступ к этому регистру должен осуществляться привилегированным или непривилегированным чтением/записью в соответствии с привилегированным режимом рассматриваемого канала мультиплексора строки запроса DMAMUX x , в зависимости от привилегированного управляющего бита подключенного канала контроллера DMA y . Это предполагает, что выход канала x DMAMUX подключен к каналу y DMA (обратитесь к разделу реализации отображения DMAMUX).

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	SYNC_ID[4:0]				NBREQ[4:0]				SPOL[1:0]		SE		
			rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	EGE	SOIE	DMAREQ_ID[7:0]							
						rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Биты 31:29 зарезервированы, должны быть сохранены в значении сброса.

Биты 28:24 SYNC_ID[4:0]: Идентификация синхронизации

Выбирает вход синхронизации (см.).

Биты 23:19 NBREQ[4:0]: Количество запросов DMA минус 1 для пересылки

Определяет количество запросов DMA для пересылки контроллеру DMA после события синхронизации и/или количество запросов DMA до генерации выходного события.

Это поле должно быть записано только тогда, когда оба бита SE и EGE имеют низкий уровень.

Биты 18:17 SPOL[1:0]: Полярность синхронизации

Определяет полярность фронта выбранного входа синхронизации:

00: нет события, т. е. нет ни синхронизации, ни обнаружения.

01: нарастающий фронт

10: спадающий фронт

11: нарастающие и спадающие фронты

Бит 16 SE: Синхронизация включена

0: синхронизация отключена

1: синхронизация включена

Биты 15:10 зарезервированы, должны быть сохранены в значении сброса.

Бит 9 EGE: Генерацию событий включена

0: генерация событий отключена

1: генерация событий включена

Бит 8 SOIE: Разрешение прерывания переполнения синхронизации

0: прерывание отключено

1: прерывание разрешено

Биты 7:0 DMAREQ_ID[7:0]: Идентификация запроса DMA

Выбирает входной запрос DMA. См. таблицу DMAMUX о назначении входов мультиплексора ресурсам.

14.6.2 Регистр статуса канала прерывания мультиплексора строки запроса DMAMUX (DMAMUX_CSR)

Смещение адреса: 0x080

Значение сброса: 0x0000 0000

Доступ к этому регистру должен осуществляться на битовом уровне посредством незащищенного или защищенного чтения в соответствии с безопасным режимом рассматриваемого канала мультиплексора строки запроса DMAMUX x , в зависимости от бита безопасного режима подключенного канала контроллера DMA y и с учетом того, что Выход канала x DMAMUX подключается к каналу y DMA (см. раздел реализации отображения DMAMUX).

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	SOF13	SOF12	SOF11	SOF10	SOF9	SOF8	SOF7	SOF6	SOF5	SOF4	SOF3	SOF2	SOF1	SOF0
		r	r	r	r	r	r	r	r	r	r	r	r	r	r

Биты 31:14 зарезервированы, должны быть сохранены в состоянии сброса.

Биты 13:0 SOF[13:0]: флаг события превышения синхронизации.

Флаг устанавливается, когда событие синхронизации происходит на канале x мультиплексора линии запросов DMA, в то время как значение счетчика запросов DMA ниже, чем NBREQ.

Флаг очищается записью 1 в соответствующий бит CSOF x в регистрах DMAMUX_CFR, DMAMUX_CCFR.

14.6.3 Регистр флага сброса канала прерывания мультиплексора строки запроса DMAMUX (DMAMUX_CCFR)

Смещение адреса: 0x084

Значение сброса: 0x0000 0000

Этот регистр должен быть записан на битовом уровне с помощью незащищенной или защищенной записи в соответствии с безопасным режимом рассматриваемого канала мультиплексора строки запроса DMAMUX x , в зависимости от безопасного управляющего бита подключенного канала контроллера DMA y и с учетом того, что Выход канала x DMAMUX подключен к каналу y DMA (обратитесь к разделу реализации отображения DMAMUX).

Этот регистр должен быть записан на битовом уровне с помощью непривилегированной или привилегированной записи в соответствии с привилегированным режимом рассматриваемого канала мультиплексора строки запроса DMAMUX x , в зависимости от привилегированного управляющего бита подключенного канала контроллера DMA y и с учетом того, что DMAMUX x выход канала подключен к каналу y DMA (обратитесь к разделу реализации отображения DMAMUX).

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	CSOF 13	CSOF 12	CSOF 11	CSOF 10	CSOF 9	CSOF 8	CSOF 7	CSOF 6	CSOF 5	CSOF 4	CSOF 3	CSOF 2	CSOF 1	CSOF 0
		w	w	w	w	w	w	w	w	w	w	w	w	w	w

Биты 31:14 зарезервированы, должны быть сохранены в состоянии сброса.

Биты 13:0 CSOF[13:0]: очистить флаг события переполнения синхронизации.

Запись 1 в каждый бит очищает соответствующий флаг переполнения SOF x в регистре DMAMUX_CSR.

14.6.4 Канал генератора запросов DMAMUX x регистр конфигурации (DMAMUX_RG x CR)

Смещение адреса: $0x100 + 0x04 * x$ ($x =$ от 0 до 3)

Значение сброса: 0x0000 0000

Этот регистр должен быть записан незащищенной или защищенной записью в соответствии с безопасным режимом рассматриваемого канала y мультиплексора строки запроса DMAMUX, которому он назначен, и учитывая, что выход канала x генератора запросов DMAMUX выбран каналом y канал линии запроса DMAMUX (см. DMAMUX_CyCR.DMAREQ_ID[7:0] и раздел реализации сопоставления DMAMUX).

Этот регистр должен быть записан непривилегированной или привилегированной записью в соответствии с привилегированным режимом рассматриваемого канала y мультиплексора линии запроса DMAMUX, которому он назначен, и учитывая, что выход канала x генератора запросов DMAMUX выбран каналом y DMAMUX. канал линии запроса (см. DMAMUX_CyCR.DMAREQ_ID[7:0] и раздел реализации сопоставления DMAMUX).

Биты 31:24 зарезервированы, их значение должно быть сброшено.

Биты 23:19 GNBREQ[4:0]: количество генерируемых запросов DMA (минус 1)

Определяет количество запросов DMA, которые будут сгенерированы после события триггера. Фактическое количество сгенерированных запросов DMA равно $GNBREQ + 1$.

Примечание. Это поле необходимо заполнять только в том случае, если бит GE отключен.

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	GNBREQ[4:0]				GPOL[1:0]		GE	
								rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	OIE	Res.	Res.	Res.	SIG_ID[4:0]				
							rw				rw	rw	rw	rw	rw

Биты 18:17 GPOL[1:0]: полярность срабатывания генератора запросов DMA.

Определяет полярность фронта выбранного триггерного входа.

00: Нет события, т. е. нет ни обнаружения триггера, ни генерации.

01: Нарастающий фронт

10: Спадающий фронт

11: Нарастающие и спадающие фронты

Бит 16 GE: канал x генератора запросов DMA включен

0: Канал x генератора запросов DMA отключен

1: Канал x генератора запросов DMA включен

Биты 15:9 зарезервированы, их значение должно быть сброшено.

Бит 8 OIE: Разрешение прерывания по превышению триггера

0: Прерывание при возникновении события переполнения триггера отключено.

1: Прерывание при возникновении события переполнения триггера включено

Биты 7:5 зарезервированы, должны быть сохранены в значении сброса.

Биты 4:0 SIG_ID[4:0]: идентификация сигнала

Выбирает вход триггера запроса DMA, используемый для канала x генератора запросов DMA.

14.6.5 Регистр состояния прерывания генератора запросов DMAMUX (DMAMUX_RGSR)

Смещение адреса: 0x140

Значение сброса: 0x0000 0000

Доступ к этому регистру должен осуществляться на битовом уровне посредством незащищенного или защищенного чтения в соответствии с безопасным режимом рассматриваемого канала мультиплексора строки запроса DMAMUX x , в зависимости от бита безопасного режима канала y подключенного контроллера DMA и с учетом того, что Выход канала x DMAMUX подключен к каналу y DMA (обратитесь к разделу реализации отображения DMAMUX).

Доступ к этому регистру должен осуществляться на уровне битов при непри-велегированном или привилегированном чтении в соответствии с привилеги-

рованным режимом рассматриваемого канала мультиплексора строки запроса DMAMUX x , в зависимости от привилегированного управляющего бита подключенного канала контроллера DMA y и с учетом того, что DMAMUX x выход канала подключен к каналу y DMA (обратитесь к разделу реализации отображения DMAMUX).

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	OF3	OF2	OF1	OF0
												r	r	r	r

Биты 31:4 зарезервированы, их значение должно быть сброшено.

Биты 3:0 OF[3:0]: флаг события переполнения триггера

Флаг устанавливается, когда в канале x генератора запросов DMA происходит новое событие триггера, прежде чем произойдет опустошение счетчика запросов (внутренний счетчик запросов, запрограммированный через поле GNBREQ регистра DMAMUX_RGxCR).

Флаг очищается записью 1 в соответствующий бит COF x в регистре DMAMUX_RGCFR.

14.6.6 Регистр сброса флага прерывания генератора запросов DMAMUX (DMAMUX_RGCFR)

Смещение адреса: 0x144

Значение сброса: 0x0000 0000

Этот регистр должен быть записан на битовом уровне с помощью незащищенной или защищенной записи в соответствии с безопасным режимом рассматриваемого канала мультиплексора строки запроса DMAMUX y , которому он назначен, и с учетом того, что выход канала x генератора запросов DMAMUX выбран y канал линии запроса DMAMUX (см. DMAMUX_CyCR.DMAREQ_ID[7:0] и раздел реализации сопоставления DMAMUX).

Этот регистр должен быть записан на битовом уровне с помощью непривилегированной или привилегированной записи в соответствии с привилегированным режимом рассматриваемого канала мультиплексора строки запроса DMAMUX y , которому он назначен, и с учетом того, что выход канала x генератора запросов DMAMUX выбран каналом y . канала линии запроса DMAMUX (см. DMAMUX_CyCR.DMAREQ_ID[7:0] и раздел реализации сопоставления DMAMUX).

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	COF3	COF2	COF1	COF0
												w	w	w	w

Биты 31:4 зарезервированы, их значение должно быть сброшено.

Биты 3:0 COF[3:0]: сброс флага события переполнения триггера

